



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04299388 A**

(43) Date of publication of application: 22 . 10 . 92

(51) Int. Cl. **G09G 3/36**  
**G02F 1/133**  
**G02F 1/133**

(21) Application number: 03089865

(71) Applicant: **CASIO COMPUT CO LTD**

(22) Date of filing: 28 . 03 . 91

(72) Inventor: OKIMOTO HIROYUKI

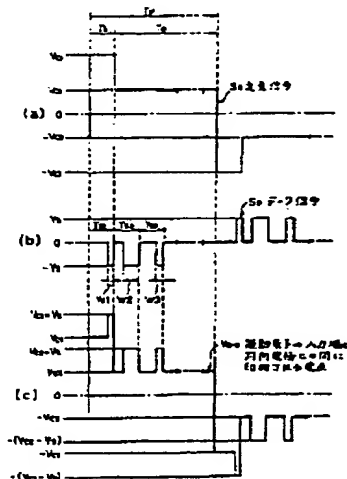
(54) DRIVING METHOD FOR LIQUID CRYSTAL  
DISPLAY ELEMENT

(57) Abstract:

**PURPOSE:** To provide the method which makes a multi-level gradation display without using a driving signal having a multi-stage voltage level, as a driving method for a liquid crystal display element which uses a semiconductor active element.

**CONSTITUTION:** A voltage  $V_{a-c}$  which has pulse width or number of pulses corresponding to image data is applied between the input terminal of the active element in a selection period  $TS$  and a counter electrode to apply a voltage whose value corresponds to the pulse width of the voltage  $V_{a-c}$  between a picture element electrode connected to the active element and the counter electrode, thereby controlling the transmittivity of a picture element.

**COPYRIGHT: (C)1992,JPO&Japio**



**THIS PAGE BLANK (USPTO)**

Japanese Publication for Unexamined Patent Application  
No. 299388/1992 (Tokukaihei 4-299388)

A. Relevance of the Above-identified Document

This document has relevance to claims 1 through 37 of the present application.

B. Translation of the Relevant Passages of the Document

[CLAIMS]

[CLAIM 1]

A driving method of a liquid crystal display element ...; wherein a select voltage of a pulse width according to image data is applied ...

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-299388

(43) 公開日 平成4年(1992)10月22日

(51) IntCl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/38		7928-5G		
G 0 2 F 1/133	5 5 0	7820-2K		
	5 7 5	7820-2K		

審査請求 未請求 請求項の数 2 (全 13 頁)

(21) 出願番号 特願平3-83965

(22) 出願日 平成3年(1991)3月28日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 沖本 浩之

東京都八王子市石川町2351番地の5 カシオ計算機株式会社八王子研究所内

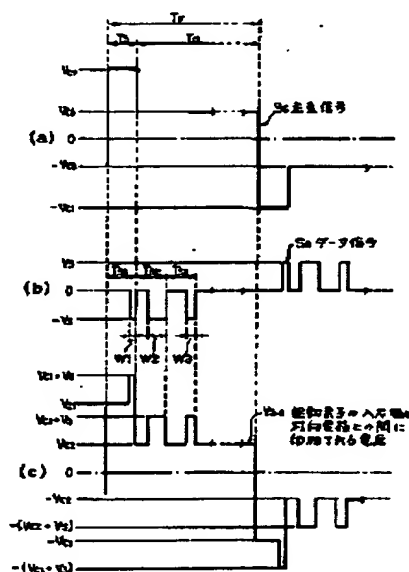
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 液晶表示素子の駆動方法

(57) 【要約】

【目的】 半導体駆動素子を用いた液晶表示素子の駆動方法として、多段階の電圧レベルの駆動信号を用いることなく、多階調の階調表示を行なわせることができる方法を提供する。

【構成】 選択期間 $T$ ：中の駆動素子の入力端と対向電極との間に、画像データに応じたパルス幅またはパルス数の電圧 $V_{a-c}$ を印加することにより、駆動素子に接続された画素電極と対向電極との間に上記電圧 $V_{a-c}$ のパルス幅に応じた値の電圧を印加して、画素の透過率を制御する。



## 【特許請求の範囲】

【請求項1】 液晶層を挟んで対向する一対の透明基板のうち、一方の基板上に、行方向及び列方向に複数配列された画素電極と、これらの画素電極それぞれに接続された半導体能動素子と、この能動素子に駆動信号を供給する信号線とを設け、他方の基板上に、前記画素電極と対向する対向電極を設けた液晶表示素子を、前記画素電極と前記対向電極及びその間の液晶とにより形成された複数の画素を順次選択して時分割駆動する方法において、選択期間中の能動素子の駆動信号入力端と対向電極との間に、画像データに応じたパルス幅の選択電圧を印加することにより、前記能動素子に接続された画素電極と前記対向電極との間に前記選択電圧のパルス幅に応じた値の電圧を印加して、前記画素の透過率を制御することを特徴とする液晶表示素子の駆動方法。

【請求項2】 液晶層を挟んで対向する一対の透明基板のうち、一方の基板上に、行方向及び列方向に複数配列された画素電極と、これらの画素電極それぞれに接続された半導体能動素子と、この能動素子に駆動信号を供給する信号線とを設け、他方の基板上に、前記画素電極と対向する対向電極を設けた液晶表示素子を、前記画素電極と前記対向電極及びその間の液晶とにより形成された複数の画素を順次選択して時分割駆動する方法において、選択期間中の能動素子の駆動信号入力端と対向電極との間に、画像データに応じた数のパルス状の選択電圧を印加することにより、前記能動素子に接続された画素電極と前記対向電極との間に前記選択電圧のパルスの数に応じた値の電圧を印加して、前記画素の透過率を制御することを特徴とする液晶表示素子の駆動方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶表示素子の駆動方法に関するものである。

【0002】

【従来の技術】 テレビジョンセットやパーソナルコンピュータ等の表示装置に使用される液晶表示素子には、単純マトリックス方式のものと、アクティブマトリックス方式のものとがある。

【0003】 単純マトリックス液晶表示素子は、液晶層を挟んで対向する一対の透明基板のうち、一方の基板上に複数本の走査電極を互いに平行に設け、他方の基板上に前記走査電極と直交する複数本の信号電極を設けた構成のもので、この液晶表示素子は、走査電極と信号電極及びその間の液晶とにより形成された複数の画素を順次選択して時分割駆動されている。

【0004】 また、アクティブマトリックス液晶表示素子は、液晶層を挟んで対向する一対の透明基板のうち、一方の基板上に、行方向及び列方向に配列された画素電極と、これらの画素電極それぞれに接続された能動素子と、この能動素子に駆動信号を供給する信号線とを設

け、他方の基板上に、前記画素電極と対向する対向電極を設けた構成のもので、この液晶表示素子は、画素電極と対向電極及びその間の液晶とにより形成された複数の画素を順次選択して時分割駆動されている。

【0005】 このアクティブマトリックス液晶表示素子としては、上記能動素子に薄膜トランジスタを用いたものと、能動素子に、薄膜ダイオードまたは、MIM構造（金属—絶縁膜—金属積層構造）の素子（以下、MIMという）等の非線形抵抗素子を用いたものがあり、また、薄膜ダイオードからなる能動素子には、ダイオードリングと呼ばれるものと、バック・トゥ・バックと呼ばれるものがある。

【0006】 これらの液晶表示素子は、いずれも、画素の明るさの度合を変える階調表示が可能であり、単純マトリックス液晶表示素子及びMIMを能動素子とするアクティブマトリックス液晶表示素子の階調表示は、パルス幅変調と呼ばれる駆動方法によって行なわれている。

【0007】 上記パルス幅変調による駆動方法は、画像データに応じて駆動信号のパルス幅を変化させることにより、液晶に印加される電圧の実効値を変えて液晶の挙動を制御し、液晶表示素子の透過率を前記画像データに応じて段階的に変化させる方法である。

【0008】 しかし、上記単純マトリックス液晶表示素子では、各々の画素間にクロストークが生じるために時分割数を多くすることができず、時分割数を多くした場合には、表示のコントラストが低下して画像表示が悪化すると共に、階調表示も困難になるという問題をもっている。

【0009】 また、MIMを能動素子として用いたアクティブマトリックス液晶表示素子では、信号線から供給される駆動信号に応じてMIMに電流が流れ、この電流により画素の両電極間（画素電極と対向電極との間）に電荷が蓄積されて、この蓄積された電荷に応じた電圧が液晶に印加されるが、上記MIMの電流—電圧特性は緩慢であるため、両電極間の電圧の上昇速度が遅く、所定の選択期間内で画素の電極間電圧を高くすることが困難である。

【0010】 これは、MIMを流れる電流がトンネル効果に基づくトンネル電流であり、液晶表示素子の能動素子として使用するMIMはその素子面積が制約されるため、トンネル電流を大きくすることが困難であるからである。

【0011】 このため、MIMを能動素子とするアクティブマトリックス液晶表示素子は、MIMの駆動信号入力端と対向電極との間に印加される選択電圧に対する画素の電極間電圧の変化幅が小さく、選択電圧のパルス幅に対して画素の電極間電圧を明確に区別することができない。

【0012】 したがって、階調差が明確な階調表示を得るには、上記選択電圧の電圧値を高くしなければなら

3

ず、また高時分割駆動にするほど選択期間が短くなるため、さらに高い電圧が必要となる。

【0013】このため、MIMを能動素子とするアクティブマトリックス液晶表示素子は、消費電力が大きく、また、高電圧の駆動信号を発生させるための駆動回路は高電圧が要求されるため、駆動回路を集積回路化することが困難になるという問題をもっている。

【0014】一方、能動素子として薄膜ダイオードまたは薄膜トランジスタを用いたアクティブマトリックス液晶表示素子は、その能動素子の電流-電圧特性が急峻であるため、電圧変調と呼ばれる駆動方法によって階調表示が行なわれている。

【0015】この電圧変調による駆動方法は、薄膜ダイオードまたは薄膜トランジスタからなる半導体能動素子がオンする選択期間に、半導体能動素子の駆動信号入力端と対向電極との間に画像データに応じた電圧値の選択電圧を印加し、この選択期間中に、画素の両電極間に急速に電荷を蓄積させて、この両電極間の電圧を画像データに応じた電圧値まで上昇させ、画素の液晶に所定の電圧が印加されるようにしたものであり、階調表示は、上記選択電圧の電圧値を画像データに応じて制御することによって行なわれている。

【0016】

【発明が解決しようとする課題】しかしながら、上記電圧変調による駆動方法は、選択電圧の電圧値を変化させて階調表示を行なうものであるため、駆動信号として、表示階調数と同数の電圧信号が必要であり、したがって、表示階調数を多するほど、多段階の電圧レベルの電圧を出力する電源回路が必要となって、駆動回路が複雑になるという問題をもっている。

【0017】本発明は、半導体能動素子を用いた液晶表示素子の駆動方法を対象としたもので、その目的は、多段階の電圧レベルの駆動信号を用いることなく上記液晶表示素子に多階調の階調表示を行なわせることができる駆動方法を提供することにある。

【0018】

【課題を解決するための手段】本発明は、液晶層を挟んで対向する一対の透明基板のうち、一方の基板上に、行方向及び列方向に矩数配列された画素電極と、これらの画素電極それぞれに接続された半導体能動素子と、この能動素子に駆動信号を供給する信号線とを設け、他方の基板上に、前記画素電極と対向する対向電極を設けた液晶表示素子を、前記画素電極と前記対向電極及びその間の液晶とにより形成された複数の画素を順次選択して時分割駆動する方法であり、第1の発明は、選択期間中の能動素子の駆動信号入力端と対向電極との間に、画像データに応じたパルス幅の選択電圧を印加することにより、前記能動素子に接続された画素電極と前記対向電極との間に前記選択電圧のパルス幅に応じた値の電圧を印加して、画素の透過率を制御することを特徴とする。

4

【0019】また、第2の発明は、選択期間中の能動素子の駆動信号入力端と対向電極との間に、画像データに応じた数のパルス幅の選択電圧を印加することにより、前記能動素子に接続された画素電極と前記対向電極との間に前記選択電圧のパルスの数に応じた値の電圧を印加して、画素の透過率を制御することを特徴とする。

【0020】

【作用】すなわち、本発明は、半導体能動素子を用いた液晶表示素子を、パルス幅またはパルス数による変調方式で駆動するものであり、上記半導体能動素子は、その電流-電圧特性が急峻でかつ応答性も高いため、画素電極と対向電極との間への電荷の蓄積は急速に行なわれるから、この両電極間の電圧の上昇速度が速い。

【0021】したがって、画素電極と対向電極との間に印加される電圧は、上記半導体能動素子の駆動信号入力端と対向電極との間に印加した選択電圧のパルス幅またはパルス数に応じて変化する。

【0022】このため、上記選択電圧パルス幅またはパルス数を画像データに応じて制御すれば、画素電極と対向電極との間に印加される電圧を変化させて画素の透過率を制御することができる。

【0023】そして、本発明では、半導体能動素子を用いた液晶表示素子を、従来の電圧変調方式ではなく、パルス幅またはパルス数による変調方式で駆動しているため、従来の駆動方法のように多段階の電圧レベルの駆動信号を用いることなく、上記液晶表示素子に多階調の階調表示を行なわせることが可能である。

【0024】

【実施例】(第1の発明の実施例)以下、第1の発明の一実施例を図1～図10を参照して説明する。

【0025】まず、この実施例の駆動方法によって駆動されるアクティブマトリックス液晶表示素子の構成を説明すると、図7は上記液晶表示素子の一部分の平面図であり、ここでは、半導体能動素子として、薄膜ダイオードからなるダイオードリングを用いたものを示している。

【0026】この液晶表示素子は、液晶層を挟んで対向する一対の透明基板(いずれも図示せず)のうち、一方の基板上に、行方向及び列方向に矩数配列された画素電極1と、これらの画素電極それぞれに接続された半導体能動素子2と、この能動素子2に駆動信号を供給する信号線3とを設け、他方の基板上に、前記画素電極1と対向する対向電極4を設けたものである。

【0027】上記半導体能動素子2は、同数ずつの薄膜ダイオード5、6を互いに逆向きにして並列接続した所定ダイオードリングであり、その一端は画素電極1に接続され、他端は信号線3に接続されている。

【0028】なお、図7には、ダイオードリングを構成する薄膜ダイオード5、6を1つずつ示したが、このダイオードリングの順方向回路と逆方向回路とは、一般に

複数個ずつの薄膜ダイオードを直列接続して構成されている。

【0029】上記信号線3は、行方向（図において横方向）に並ぶ能動素子群毎に設けられており、半導体能動素子2は各行毎に信号線3に接続されている。また、対向電極4は、列方向（図において縦方向）に並ぶ画素電極群毎に設けられており、各対向電極4は、各列の画素電極1と図示しない液晶を介して対向している。

【0030】そして、この液晶表示素子の各画素は、上記画素電極1と対向電極4及びその間の液晶とにより形成されている。

【0031】図8は、上記液晶表示素子の1つの画素表示要素の等価回路図であり、画素電極1と対向電極4及びその間の液晶とで形成される画素はコンデンサと等価であるため、上記画素と能動素子2とで構成された画素表示要素は、図8(a)に示すように、画素がもつ容量（以下、画素容量という） $C_{cl}$ と、ダイオードリングからなる能動素子2とを直列接続した等価回路で表わされる。

【0032】また、能動素子2であるダイオードリングを構成する薄膜ダイオード5、6は、P-I-N接合構造の半導体層を挟んで一対の電極を対向させたものであるため、この薄膜ダイオード5、6は容量をもっており、したがって能動素子2も、上記薄膜ダイオード5、6の容量の和に相当する容量をもっている。このため、上記等価回路は、ダイオードリングがオフしているときには、図8(b)に示すような、画素容量 $C_{cl}$ と能動素子2の容量（以下、素子容量という） $C_s$ との直列接続回路で表わされる。

【0033】この液晶表示素子は、その各信号線3と各対向電極4とに駆動信号を印加することによって表示駆動されるもので、この表示駆動は、例えば各対向電極4に順次走査信号を印加し、これに同期させて各信号線3にデータ信号を印加して、各画素を順次選択する時分割駆動によって行なわれる。

【0034】この駆動方法を説明すると、図1は上記駆動信号の波形図であり、(a)は第1列の対向電極4に印加する走査信号 $S_s$ の波形、(b)は1本の信号線3に印加するデータ信号 $S_d$ の波形を示し、(c)は能動素子2の駆動信号入力端（信号線3との接続端）と対向電極4との間（図8におけるa点とc点との間）に印加される電圧 $V_{ac}$ の波形を示している。

【0035】図1において、 $T_s$ は1フィールド $T_f$ を画素の行数（信号線数）に応じて分割した選択期間である。

【0036】上記走査信号 $S_s$ は、選択期間 $T_s$ 中は選択電位 $V_{cl}$ となり、非選択期間 $T_s$ 中は非選択電位 $V_{cs}$ となる信号であり、1フィールド $T_f$ 毎にその極性が反転する。

【0037】また、上記データ信号 $S_d$ は、各対向電極

4の選択期間 $T_s$ 毎のデータパルスの幅 $W_1$ 、 $W_2$ 、 $W_3$ …が画像データに応じて異なる信号であり、その極性は各対向電極4に順次印加される走査信号 $S_s$ の極性と逆である。このデータ信号 $S_d$ の各データパルスの電位 $V_d$ は一定であり、1フィールド $T_f$ 毎にその極性が反転する。

【0038】なお、図1に示したデータ信号 $S_d$ は、第1列の対向電極4の選択期間 $T_{s1}$ のバース幅 $W_1$ が選択期間の2/10、第2列の対向電極4の選択期間 $T_{s2}$ のバース幅 $W_2$ が選択期間の6/10、第3列の対向電極4の選択期間 $T_{s3}$ のバース幅 $W_3$ が選択期間の3/10の信号であるが、このデータ信号 $S_d$ の各選択期間 $T_{s1}$ 、 $T_{s2}$ 、 $T_{s3}$ …毎のバース幅 $W_1$ 、 $W_2$ 、 $W_3$ …は、画像データに応じて、選択期間 $T_s$ の0/10（無バース）～10/10（選択期間 $T_s$ と同じ幅）の範囲で変化する。

【0039】上記走査信号 $S_s$ とデータ信号 $S_d$ とを対向電極4と信号線3とに印加すると、前記信号線3に接続された能動素子2の駆動信号入力端（以下、早に入力端という）と対向電極4との間に、図1の(c)のような、走査信号 $S_s$ とデータ信号 $S_d$ とを合成した波形の電圧（走査信号 $S_s$ とデータ信号 $S_d$ との電位差に相当する電圧） $V_{ac}$ が印加される。

【0040】上記能動素子2の入力端と対向電極4との間に印加される電圧 $V_{ac}$ のうち、選択期間 $T_s$ 中に印加される選択電圧は、上記データ信号 $S_d$ の電位が0であるときは走査信号 $S_s$ の選択電位 $V_{cl}$ と同じであり、データ信号 $S_d$ の電位が上記データパルスの電位 $V_d$ になると、走査信号 $S_s$ の選択電位 $V_{cl}$ に上記データパルスの電位 $V_d$ が重畳した電圧 $V_{cl} + V_d$ になる。

【0041】なお、データ信号 $S_d$ の電位が0であるときの選択電圧（以下、基準選択電圧という） $V_{cl}$ は、能動素子2であるダイオードリングの各薄膜ダイオード5、6のしきい値電圧より高い電圧であり、データ信号 $S_d$ の電位がバース電位 $V_b$ になったときの選択電圧 $V_{cl} + V_b$ はさらに高い電圧である。

【0042】また、上記能動素子2の入力端と対向電極4との間に非選択期間 $T_s$ 中に印加される電圧（非選択電圧）は、データ信号 $S_d$ の電位が0であるときは走査信号 $S_s$ の非選択電位 $V_{cs}$ と同じであり、データ信号 $S_d$ の電位がデータパルスの電位 $V_d$ になると、走査信号 $S_s$ の非選択電位 $V_{cs}$ にデータパルス電位 $V_d$ が重畳した電圧 $V_{cs} + V_d$ になる。この電圧 $V_{cs} + V_d$ は、選択期間 $T_s$ に印加する選択電圧の基準選択電圧 $V_{cl}$ より低い電圧である。

【0043】そして、能動素子2の入力端と対向電極4との間に選択電圧が印加されると、能動素子2に接続された画素電極1と対向電極4との間に電圧が印加される。

【0044】すなわち、図8において、a-c間に上記選択電圧が印加されると、ダイオードリングからなる能

7

動素子2の両端間の電位差がそのしきい値電圧より高くなって能動素子2がオンし、画素電極1に電流が流れて、b-c間(画素電極1と対向電極4との間)に電圧が印加される。

【0045】このように、b-c間に電圧が印加されると、画素電極1と対向電極4およびその間の液晶とで形成された画素容量 $C_{1c}$ への充電が開始される。この画素容量 $C_{1c}$ への充電は、選択期間 $T_1$ 中継続される。

【0046】また、選択期間 $T_1$ が経過して非選択期間 $T_2$ になると、このときは、画素容量 $C_{1c}$ への充電が進んでその充電電圧が高くなっており、また非選択期間 $T_2$ に信号線3から能動素子2の入力端に印加される電圧が低くなるため、能動素子2の両端間の電位差が小さくなって能動素子2がオフし、画素容量 $C_{1c}$ への充電が停止する。

【0047】この場合、上記能動素子2がオフ状態になると、この能動素子2が容量として作用するため、図8におけるa-c間電圧(能動素子2の入力端と対向電極4との間の電圧) $V_{ac}$ の低下分(選択期間 $T_1$ の電圧と非選択期間 $T_2$ の電圧との差)の電圧が、互いに直列接続されている画素容量 $C_{1c}$ と能動素子2の素子容量 $C_2$ とに、その容量比と逆の比率で分圧される。

【0048】したがって、非選択期間 $T_2$ 中に画素容量 $C_{1c}$ に保持される電圧は、選択期間 $T_1$ 中に充電された電圧から、a-c間電圧 $V_{ac}$ の低下分のうち画素容量 $C_{1c}$ への分圧値だけ低下した電圧になる。

【0049】そして、液晶は、画素電極1と対向電極4との間の電圧によって動作する。なお、液晶はその応答性により、極く短い選択期間 $T_1$ では高い電界がかっても動作せず、非選択期間 $T_2$ 中の画素容量 $C_{1c}$ の保持電圧に反応して動作する。

【0050】この画素容量 $C_{1c}$ は、非選択期間 $T_2$ 中は電圧保持状態にあり、したがって画素電極1と対向電極4との間の電圧は画素容量 $C_{1c}$ の保持電圧に保たれるから、液晶は、非選択期間 $T_2$ 中その動作状態を保持する。

【0051】なお、上記信号線3には、各行の画素を駆動するための画像データをもつ図1の(b)のような波形のデータ信号 $S_1$ が印加されるため、選択期間 $T_1$ を経過して非選択状態となった画素の能動素子2の入力端にも、他の行の画素の能動素子2に供給される画像データがデータ信号 $S_1$ とともに印加されて、この能動素子2の入力端の電位が変動する。

【0052】このように非選択期間 $T_2$ に能動素子2の入力端の電位が変動すると、a-c間電圧 $V_{ac}$ が変動して画素容量 $C_{1c}$ の保持電圧が変化するが、このa-c間電圧 $V_{ac}$ の変動による画素容量 $C_{1c}$ の保持電圧の変化は、前述した選択期間 $T_1$ から非選択期間 $T_2$ に変わるときの電圧変化と同様に、a-c間電圧 $V_{ac}$ の変動分を画素容量 $C_{1c}$ と素子容量 $C_2$ との容量比と逆の比率

8

で分圧した電圧のうち画素容量 $C_{1c}$ に分圧される電圧分だけであるため、画素容量 $C_{1c}$ に比べて素子容量 $C_2$ の値を小さくしておけば、非選択期間 $T_2$ のa-c間電圧 $V_{ac}$ の変動による画素容量 $C_{1c}$ の保持電圧の変化を小さくして、液晶にかかる電界(画素電極1と対向電極4との間の電圧)の変動を少なくすることができる。

【0053】また、次の選択期間 $T_1$ になると、このときは、前の選択期間 $T_1$ とは逆の極性の選択電圧が図8のa-c間に印加されるため、能動素子2の両端間の電位差がそのしきい値電圧より高くなって能動素子2がオンし、画素容量 $C_{1c}$ が逆の極性に充電される。以下は、上記動作と同様である。

【0054】次に、上記駆動方法による階調表示について説明する。

【0055】図2~図4は、能動素子2の入力端と対向電極4との間に印加する電圧 $V_{ac}$ の波形と、画素電極1と対向電極4との間に印加される電圧 $V_{bc}$ との関係を示している。

【0056】図2は、選択期間 $T_1$ 中の能動素子2に印加するデータ信号 $S_1$ のデータパルス幅を選択期間 $T_1$ の0/10(無パルス)としたときの状態であり、このときは、能動素子2の入力端と対向電極4との間に、(a)のような波形の選択電圧が印加される。

【0057】このような波形の選択電圧が能動素子2の入力端と対向電極4との間に印加されると、画素電極1と対向電極4との間に印加される電圧 $V_{bc}$ は、(b)のように、選択期間 $T_1$ の全期にわたって基準選択電圧 $V_{c1}$ に応じた立ち上がり曲線で立ち上がる。

【0058】そして、選択期間 $T_1$ が経過して非選択期間 $T_2$ になり、能動素子2がオフすると、画素容量 $C_{1c}$ の電圧は、選択期間 $T_1$ 中に充電された電圧から、a-c間電圧 $V_{ac}$ の低下分のうち画素容量 $C_{1c}$ と素子容量 $C_2$ の容量比と逆の比率で画素容量 $C_{1c}$ に分圧された電圧分だけ低下した電圧 $V_1$ になり、この電圧 $V_1$ が画素電極1と対向電極4との間の電圧になる。

【0059】また、図3は、選択期間 $T_1$ 中の能動素子2に印加するデータ信号 $S_1$ のデータパルス幅を選択期間 $T_1$ の2/10としたときの状態であり、このときは、能動素子2の入力端と対向電極4との間に、(a)のような波形の選択電圧が印加される。

【0060】なお、この実施例では、データ信号 $S_1$ を、そのデータパルスが、選択期間 $T_1$ の終端からパルス幅に相当する時間だけ前に立ち上がり、選択期間 $T_1$ の終端において立ち下がる波形としており、したがって、能動素子2の入力端と対向電極4との間に印加される選択電圧は、選択期間 $T_1$ の初期から終期にかけては基準選択電圧 $V_{c1}$ であり、選択期間 $T_1$ の終期に、基準選択電圧 $V_{c1}$ に上記データパルスの電圧 $V_2$ が重畳した高い電圧になる。

【0061】このような波形の選択電圧が能動素子2の

入力端と対向電極4との間に印加されると、画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ は、(b)のように、選択期間 $T_s$ の初期から終期にかけては基準選択電圧 $V_{c1}$ に応じた立ち上がり曲線で立ち上がり、さらに選択期間 $T_s$ の終期に高電圧の印加により急速に立ち上がる。

【0062】また、選択期間 $T_s$ が経過して非選択期間 $T_n$ になると、画素容量 $C_{c1}$ の電圧が、一定の比率で低下した電圧 $V_2$ になり、この電圧 $V_2$ が画素電極1と対向電極4との間の電圧になる。

【0063】図4は、選択期間 $T_s$ 中の能動素子2に印加するデータ信号 $S_i$ のデータパルス幅を選択期間 $T_s$ の10/10(選択期間 $T_s$ と同じ幅)としたときの状態であり、このときは、能動素子2の入力端と対向電極4との間に、(a)のような波形の選択電圧が印加される。

【0064】このような波形の選択電圧が能動素子2の入力端と対向電極4との間に印加されると、画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ は、(b)のように、選択期間 $T_s$ の初期から、基準選択電圧 $V_{c1}$ にデータパルス電圧 $V_i$ が重畳した高い電圧( $V_{c1} + V_i$ )の印加により急速に立ち上がる。

【0065】また、選択期間 $T_s$ が経過して非選択期間 $T_n$ になると、画素容量 $C_{c1}$ の電圧が一定の比率で低下した電圧 $V_3$ になり、この電圧 $V_3$ が画素電極1と対向電極4との間の印加電圧になる。

【0066】上記図2～図4における、選択期間 $T_s$ 中に画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ のピーク値(選択期間 $T_s$ の終期の電圧値)は、能動素子2の入力端と対向電極4との間に印加される選択電圧と、能動素子2であるダイオードリングの電流-電圧特性と、選択電圧が印加される時間(選択期間) $T_s$ とによって決まる。

【0067】すなわち、選択期間 $T_s$ 中に画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ は、能動素子2の入力端と対向電極4との間に印加される電圧 $V_{a-c}$ の選択電圧値に応じて、能動素子2の電流-電圧特性によって決まる立ち上がり曲線で立ち上がり、選択期間 $T_s$ が経過して選択電圧が印加されなくなった時点で、その立ち上がりが止まる。

【0068】そして、能動素子2の入力端と対向電極4との間に印加される選択電圧は、基準選択電圧 $V_{c1}$ と、この基準選択電圧 $V_{c1}$ にデータパルス電圧 $V_i$ が重畳した電圧 $V_{c1} + V_i$ との2つのレベルの電圧であるため、画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ は、基準選択電圧 $V_{c1}$ が印加されたときはこの電圧 $V_{c1}$ に応じた立ち上がり曲線で立ち上がり、重畳電圧 $V_{c1} + V_i$ が印加されたときはこの電圧 $V_{c1} + V_i$ に応じた急角度の立ち上がり曲線で立ち上がる。

【0069】また、これら印加電圧 $V_{c1}$ 、 $V_{c1} + V_i$ に対する上記電圧 $V_{b-c}$ の立ち上がり量は、各電圧 $V_{c1}$ 、

$V_{c1} + V_i$ の印加時間に対応するため、電圧 $V_{b-c}$ のピーク値は、選択期間 $T_s$ 中に占める基準選択電圧 $V_{c1}$ の印加時間と重畳電圧 $V_{c1} + V_i$ の印加時間との比に応じて変化する。

【0070】したがって、選択期間 $T_s$ が経過して非選択期間 $T_n$ になったときに画素容量 $C_{c1}$ に保持される電圧(選択期間 $T_s$ 中に充電された電圧から、 $a-c$ 間電圧の低下分のうち画素素子容量 $C_{c1}$ への分圧値だけ低下した電圧) $V_{b-c}$ は、能動素子2の入力端と対向電極4との間に印加した選択電圧のデータパルス幅によって異なる。

【0071】例えば、上記選択電圧が、図2のようなデータパルス幅が0(無パルス)の電圧である場合は、上記画素容量 $C_{c1}$ に保持される電圧 $V_{b-c}$ は、その制御範囲のうち最も低い電圧 $V_1$ になり、選択電圧が図4のような選択期間 $T_s$ と同じ幅のデータパルスをもつ電圧である場合は、画素容量 $C_{c1}$ に保持される電圧 $V_{b-c}$ は、その制御範囲のうち最も高い電圧 $V_3$ になる。

【0072】また、上記選択電圧が、選択期間 $T_s$ の一部にデータパルスをもつ図3のような電圧である場合は、上記画素容量 $C_{c1}$ に保持される電圧 $V_{b-c}$ は、その制御範囲の最低値と最高値の間の電圧 $V_2$ になり、この電圧 $V_2$ は選択電圧のデータパルス幅に応じて変化する。

【0073】なお、図3の(a)に示した選択電圧( $V_{a-c}$ の選択期間 $T_s$ 中の電圧)は、選択期間 $T_s$ の終期にデータパルスを重畳させた波形であるが、選択期間 $T_s$ の一部にデータパルスをもつ選択電圧は、図5および図6の(a)のように、選択期間 $T_s$ の初期または中期にパルスを重畳させた波形としてもよい。

【0074】この場合も、画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ は、図5および図6の(b)のように、基準選択電圧 $V_{c1}$ の印加中はこの電圧 $V_{c1}$ に応じた立ち上がり曲線で立ち上がり、データパルスが重畳した電圧 $V_{c1} + V_i$ の印加中はこの電圧 $V_{c1} + V_i$ に応じた立ち上がり曲線で立ち上がるため、画素容量 $C_{c1}$ に保持される電圧 $V_{b-c}$ は、選択電圧のデータパルス幅に応じた値になる。

【0075】一方、液晶の立ち上がり角は、画素電極1と対向電極4との間に印加される電圧(画素容量 $C_{c1}$ の保持電圧) $V_{b-c}$ の値に応じて異なり、画素の透過率は液晶の立ち上がり角に応じて変化する。

【0076】したがって、上記のように、選択期間 $T_s$ 中の能動素子2の入力端と対向電極4との間に画像データに応じたパルス幅の選択電圧を印加して、能動素子2に接続された画素電極1と対向電極4との間に前記選択電圧のデータパルス幅に応じた値の電圧を印加すれば、画素の透過率を制御して階調表示を実現することができる。

【0077】次に、上記階調表示の階調数について説明

すると、この階調数は、限られた選択期間T<sub>1</sub>中に画素容量C<sub>ic</sub>に充電する電圧V<sub>b-c</sub>の値を何段階に選べるかによって決まる。

【0078】そして、上記のように能動素子2の入力端と対向電極4との間に印加する選択電圧のデータパルス幅を変化させて画素電極1と対向電極4との間の印加電圧を制御するパルス幅変調による階調表示では、選択電圧のデータパルス幅に対応する画素電極1と対向電極4との間の印加電圧の変化が、能動素子の電流-電圧特性によって決まるが、ダイオードリングからなる半導体能動素子2を用いている上記液晶表示素子は、その能動素子2の電流-電圧特性が急峻でかつ応答性も高いため、画素電極1と対向電極4との間の印加電圧を大きく変化させることができる。

【0079】図9は、上記液晶表示素子の能動素子2であるダイオードリングの電流-電圧特性を、トンネル効果を利用するMIMの電流-電圧特性と比較して示しており、この図のように、上記ダイオードリングは、MIMに比べて、電流-電圧特性が急峻で、かつ応答性も高い。

【0080】したがって、能動素子2にダイオードリングを用いた上記液晶表示素子は、MIMを能動素子とする液晶表示素子のように印加電圧を高くしなくても、高時分割駆動での階調表示が可能である。

【0081】上記ダイオードリングの電流-電圧特性は、その薄層ダイオード5、6のI型半導体層の膜厚を変えることによって任意に選ぶことができるし、また図8(a)におけるa-b間の薄層ダイオード5、6の数を減らすことによって、上記電流-電圧特性を任意に選ぶことができる。

【0082】すなわち、ダイオードリングの電流-電圧特性は、薄層ダイオード5、6のI型半導体層の膜厚を薄くするほど急峻になり、またダイオードリングの順方向回路と逆方向回路の薄層ダイオード数を少なくすると急峻になる。

【0083】図10は、ダイオードリングを能動素子2とする上記液晶表示素子の、能動素子2の入力端と対向電極4との間に印加される電圧V<sub>a-c</sub>に対する画素容量C<sub>ic</sub>への充電特性図であり、(a)は、一般的な電流-電圧特性をもつダイオードリングを用いた液晶表示素子の画素容量充電特性、(b)は、電流-電圧特性がより急峻なダイオードリングを用いた液晶表示素子の画素容量充電特性を示している。

【0084】図10(a)に示した画素容量充電特性は、約40μ秒の充電時間で画素容量C<sub>ic</sub>に能動素子2の充電電圧がピークに達する特性であり、この画素容量充電特性をもつ液晶表示素子は、選択期間T<sub>1</sub>が約40μ秒の時分割数で高時分割駆動するのに適している。

【0085】したがって、この液晶表示素子の階調表示は、選択電圧のパルス幅を、0〜約40μ秒の範囲内で制

御して行なえばよく、例えば画素電極1と対向電極4との間に電圧を印加したときに画素が光を透過させる状態になるネガ表示タイプの液晶表示素子の場合の表示画素の階調は、パルス幅が0(無パルス)の選択電圧を印加したときに最も暗く、約40μ秒のパルス幅の選択電圧を印加したときに最も明るくなり、0〜約40μ秒の範囲内のパルス幅の選択電圧を印加したときに、このパルス幅に応じた明るさになる。

【0086】なお、表示階調数は、前述したように、選択期間T<sub>1</sub>中に画素容量C<sub>ic</sub>に充電する電圧V<sub>b-c</sub>の値を何段階に選べるかによって決まるが、階調差が明確な階調表示を得るには、画素容量C<sub>ic</sub>の充電電圧V<sub>b-c</sub>の差、つまり画素電極1と対向電極4との間に印加される電圧の差を、ある程度大きくとる必要がある。

【0087】このため、上記選択電圧のパルス幅は、画素容量C<sub>ic</sub>に、明確な階調差が得られる電圧差の電圧V<sub>b-c</sub>を充電させることができるような幅で制御する必要があるが、画素容量C<sub>ic</sub>に充電される電圧V<sub>b-c</sub>の立ち上がり曲線は、能動素子2の電流-電圧特性が一定であるとする、能動素子2の入力端と対向電極4との間に印加される電圧V<sub>a-c</sub>によって決まるから、この印加電圧V<sub>a-c</sub>をある程度高くして上記充電電圧V<sub>b-c</sub>の立ち上がり曲線を急峻にしてやれば、選択電圧のパルス幅の差が比較的小さくても、画素容量C<sub>ic</sub>に十分な電圧差の電圧V<sub>b-c</sub>を充電させることができる。

【0088】また、上記印加電圧V<sub>a-c</sub>を高くすると、選択期間T<sub>1</sub>中に選択電圧のパルス幅に応じて画素容量C<sub>ic</sub>に充電される電圧V<sub>b-c</sub>の範囲が大きくなり、この充電される電圧V<sub>b-c</sub>の範囲が大きければ、画素電極1と対向電極4との間に印加される電圧の段階数を多くすることができる。

【0089】したがって、上記選択電圧の電圧値をある程度高く設定しておけば、選択電圧のパルス幅数を多くして、多段階の階調表示を行なうことができる。

【0090】なお、上記選択電圧の電圧値は、MIMを能動素子とする液晶表示素子に階調表示を行なわせるのに必要な電圧よりも、かなり低い電圧でよい。

【0091】これは、図10(b)に示した画素容量充電特性をもつ液晶表示素子においても同様である。

【0092】また、図10(b)に示した画素容量充電特性は、10〜15μ秒の充電時間で画素容量C<sub>ic</sub>に能動素子2の充電電圧がピークに達する特性であり、この画素容量充電特性をもつ液晶表示素子は、選択期間T<sub>1</sub>を10〜15μ秒と非常に短くできるため、表示階調数は図10(a)に示した画素容量充電特性の液晶表示素子と同じでも、はるかに多い時分割数で時分割駆動することができる。

【0093】そして、上記駆動方法は、ダイオードリングからなる半導体能動素子2を用いた液晶表示素子を、パルス幅変調方式で駆動するものであるため、半導体能

動素子を用いた液晶表示素子の駆動方法として従来採用されている電圧変調方式のように多段階の電圧レベルの駆動信号を用いる必要はなく、したがって、簡単な構成の駆動回路で、上記液晶表示素子に多段階の階調表示を行なわせることができる。

【0094】(第2の発明の実施例)次に、第2の発明の一実施例を図11～図15を参照して説明する。なお、前述した第1の発明の実施例と重複する事項については、その説明を省略する。

【0095】この実施例の駆動方法を説明すると、図11は駆動信号の波形図であり、(a)は、図7に示した液晶表示素子の第1列の対向電極4に印加する走査信号 $S_1$ の波形、(b)は1本の信号線3に印加するデータ信号 $S_2$ の波形を示し、(c)は能動素子2の駆動信号入力端(信号線3との接続端)と対向電極4との間(図8におけるa点とc点との間)に印加される電圧 $V_{a-c}$ の波形を示している。

【0096】上記走査信号 $S_1$ は、第1の発明の実施例と同じ信号であり、選択期間 $T_1$ 中は選択電位 $V_{c1}$ 、非選択期間 $T_2$ 中は非選択電位 $V_{c2}$ となり、1フィールド $T$ 、毎にその極性が反転する。

【0097】一方、上記データ信号 $S_2$ は、各対向電極4の選択期間 $T_1$ ：毎のデータパルス数のパルス数が画像データに応じて異なる信号であり、その極性は各対向電極4に順次印加される走査信号 $S_1$ の極性と逆である。このデータ信号 $S_2$ の各データパルスの電位 $V_i$ 及びパルス幅は一定であり、1フィールド $T$ 、毎にその極性が反転する。

【0098】なお、図11に示したデータ信号 $S_2$ は、第1列の対向電極4の選択期間 $T_{11}$ のパルス数が2、第2列の対向電極4の選択期間 $T_{12}$ のパルス数が5、第3列の対向電極4の選択期間 $T_{13}$ のパルス数が3の信号であるが、このデータ信号 $S_2$ の各選択期間 $T_{11}$ 、 $T_{12}$ 、 $T_{13}$ …毎のパルス数は、画像データに応じて、0(無パルス)～ $n$ (パルス幅によって決まる選択期間 $T_1$ 中に印加できる最大許容パルス数)の範囲で変化する。

【0099】上記走査信号 $S_1$ とデータ信号 $S_2$ とを対向電極4と信号線3とに印加すると、前記信号線3に接続された能動素子2の駆動信号入力端(以下、単に入力端という)と対向電極4との間に、図11の(c)のような、走査信号 $S_1$ とデータ信号 $S_2$ とを合成した波形の電圧(走査信号 $S_1$ とデータ信号 $S_2$ との電位差に相当する電圧) $V_{a-c}$ が印加される。

【0100】上記能動素子2の入力端と対向電極4との間に印加される電圧 $V_{a-c}$ の、選択期間 $T_1$ 中に印加される選択電圧 $V_{c1}$ 、 $V_{c1}+V_i$ 、および非選択期間 $T_2$ 中に印加される電圧 $V_{c2}$ 、 $V_{c2}+V_i$ は、第1の発明の実施例と同じである。

【0101】そして、能動素子2の入力端と対向電極4との間に選択電圧が印加されると、能動素子2に接続さ

れた画素電極1と対向電極4との間に電圧が印加され、画素電極1と対向電極4およびその間の液晶とで形成された画素容量 $C_{1c}$ への充電が開始される。

【0102】また、選択期間 $T_1$ が経過して非選択期間 $T_2$ になり、 $a-c$ 間電圧 $V_{a-c}$ が低くなると、能動素子2がオフして画素容量 $C_{1c}$ への充電が停止し、画素容量 $C_{1c}$ の電圧が、選択期間 $T_1$ 中に電圧から、 $a-c$ 間電圧 $V_{a-c}$ の低下分のうち画素容量 $C_{1c}$ への分圧値(画素容量 $C_{1c}$ と能動素子2の素子容量 $C_2$ とにその容量比と逆の比率で分圧される電圧のうちの画素容量 $C_{1c}$ に分圧される電圧)だけ低下した電圧になる。

【0103】なお、上記データ信号 $S_2$ を、各対向電極4の選択期間 $T_1$ ：毎のデータパルス数が画像データに応じて異なる信号とした場合も、画素容量 $C_{1c}$ の保持電圧は、他の行の画素の能動素子2に供給される画像データの影響による $a-c$ 間電圧 $V_{a-c}$ の変動によって変化するが、第1の発明の実施例と同様に画素容量 $C_{1c}$ に比べて素子容量 $C_2$ の値を小さくしておけば、非選択期間 $T_2$ の $a-c$ 間電圧 $V_{a-c}$ の変動による画素容量 $C_{1c}$ の保持電圧の変化を小さくして、液晶にかかる電界(画素電極1と対向電極4との間の電圧)の変動を少なくすることができる。

【0104】次に、上記駆動方法による階調表示について説明すると、この階調表示は、基本的には前述した第1の発明の実施例と同様に行なわれる。

【0105】図12～図14は、能動素子2の入力端と対向電極4との間に印加する電圧 $V_{a-c}$ の波形と、画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ との関係を示している。

【0106】図12は、選択期間 $T_1$ 中の能動素子2に印加するデータ信号 $S_2$ のデータパルス数を0(無パルス)としたときの状態であり、(a)は能動素子2の入力端と対向電極4との間に印加される選択電圧の波形、(b)は画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ の波形である。

【0107】図13は、選択期間 $T_1$ 中の能動素子2に印加するデータ信号 $S_2$ のデータパルス数を2としたときの状態であり、(a)は能動素子2の入力端と対向電極4との間に印加される選択電圧の波形、(b)は画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ の波形である。

【0108】図14は、選択期間 $T_1$ 中の能動素子2に印加するデータ信号 $S_2$ のデータパルス数を最大許容パルス数 $n$ としたときの状態であり、(a)は能動素子2の入力端と対向電極4との間に印加される選択電圧の波形、(b)は画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ の波形である。

【0109】なお、この実施例の駆動方法においても、画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ は、能動素子2の入力端と対向電極4との間に印加され

る選択電圧が基準選択電圧 $V_{c1}$ であるときはこの電圧 $V_{c1}$ に応じた立ち上がり曲線で立ち上がり、上記選択電圧が基準選択電圧 $V_{c1}$ にデータパルス電圧 $V_d$ が重畳した電圧 $V_{c1}+V_d$ になったときはこの電圧 $V_{c1}+V_d$ に応じた急角度の立ち上がり曲線で立ち上がるが、上記選択電圧は、画像データに応じてデータパルス数異なる電圧であるため、画素電極1と対向電極4との間に印加される電圧 $V_{b-c}$ は、選択電圧のデータパルス数に応じて階段状に立ち上がる。

【0110】すなわち、図15は、図14の(b)に示した画素電極-対向電極間印加電圧 $V_{b-c}$ の立ち上がり状態を拡大して示しており、この電圧 $V_{b-c}$ は、選択電圧がデータパルス電圧 $V_d$ が重畳した電圧 $V_{c1}+V_d$ になったときにこのデータパルス幅に対応する時間だけ急角度の立ち上がり曲線で立ち上がり、選択電圧が基準選択電圧 $V_{c1}$ になったときにその時間(パルス間の時間)だけ上記電圧 $V_{c1}$ に応じた立ち上がり曲線で立ち上がって、その繰り返しにより階段状に立ち上がって行く。

【0111】したがって、選択期間 $T_s$ が経過して非選択期間 $T_n$ になったときに画素容量 $C_{c1}$ に保持される電圧(選択期間 $T_s$ 中に充電された電圧から、 $a-c$ 間電圧の低下分のうち画素容量 $C_{c1}$ への分圧値だけ低下した電圧) $V_{b-c}$ は、駆動素子2の入力端と対向電極4との間に印加した選択電圧のデータパルスの幅とその数によって異なる。

【0112】例えば、上記選択電圧が、図12のようなデータパルス数0(無パルス)の電圧である場合は、上記画素容量 $C_{c1}$ に保持される電圧 $V_{b-c}$ は、その制御範囲のうち最も低い電圧 $V1$ になり、選択電圧が図14のような最大許容パルス数 $n$ のデータパルスをもつ電圧である場合は、画素容量 $C_{c1}$ に保持される電圧 $V_{b-c}$ は、その制御範囲のうち最も高い電圧 $V3$ になる。

【0113】また、上記選択電圧が、選択期間 $T_s$ の一部にデータパルスをもつ図13のような電圧である場合は、上記画素容量 $C_{c1}$ に保持される電圧 $V_{b-c}$ は、その制御範囲の最低値と最高値の間の電圧 $V2$ になり、この電圧 $V2$ は上記データパルスの数に応じて変化する。

【0114】なお、図13の(a)に示した選択電圧( $V_{b-c}$ の選択期間 $T_s$ 中の電圧)は、選択期間 $T_s$ の終端にデータパルスを重畳させた波形であるが、この選択電圧のデータパルスの重畳時間は、選択期間 $T_s$ の初期または中期でもよい。

【0115】そして、液晶の立ち上がり角は、画素電極1と対向電極4との間に印加される電圧(画素容量 $C_{c1}$ の保持電圧) $V_{b-c}$ の値に応じて異なり、画素の透過率は液晶の立ち上がり角に応じて変化する。

【0116】したがって、上記のように、選択期間 $T_s$ 中の駆動素子2の入力端と対向電極4との間に画像データに応じたパルス数の選択電圧を印加して、駆動素子2に接続された画素電極1と対向電極4との間に前記選択

電圧のデータパルス幅に応じた値の電圧を印加すれば、画素の透過率を制御して階調表示を実現することができる。

【0117】この階調表示の階調数は、限られた選択期間 $T_s$ 中に画素容量 $C_{c1}$ に充電する電圧 $V_{b-c}$ の値を何段階に通べるかによって決まるが、ダイオードリングからなる半導体駆動素子2を用いている上記液晶表示素子は、第1の発明の実施例でも説明したように、駆動素子2の電流-電圧特性が急峻かつ応答性も高いため、駆動素子2の入力端と対向電極4との間に印加する選択電圧のパルス数を制御することによって、画素電極1と対向電極4との間に印加電圧を大きく変化させることができる。

【0118】そして、上記駆動方法は、ダイオードリングからなる半導体駆動素子2を用いた液晶表示素子を、画像データに応じて選択電圧のデータパルス数を変化させる変調方式で駆動するものであるため、半導体駆動素子を用いた液晶表示素子の駆動方法として従来採用されている電圧変調方式のように多段階の電圧レベルの駆動信号を用いる必要はなく、したがって、簡単な構成の駆動回路で、上記液晶表示素子に多階調の階調表示を行なわせることができる。

【0119】なお、この実施例の駆動方法においても、液晶表示素子として、駆動素子2であるダイオードリングの電流-電圧特性が急峻なもの(薄層ダイオード5、6のI型半導体層の膜厚を薄くするか、あるいは薄層ダイオード5、6の数を少なくしたもの)を用いれば、選択期間 $T_s$ を短くして、より多い時分割数で時分割駆動することができる。

【0120】(本発明の他の適用例)なお、上記第1の発明および第2の発明の実施例は、駆動素子2としてダイオードリングを用いた液晶表示素子を対象としたものであるが、本発明の駆動方法は、ダイオードリングを駆動素子とする液晶表示素子に限らず、薄膜ダイオードからなるバック・トゥ・バック構造の駆動素子や、MIMの絶縁膜を半導体機能をもつ半導体質膜に置換した駆動素子、薄膜トランジスタ等、各種半導体駆動素子を用いる液晶表示素子に広く適用することができる。

【0121】

【発明の効果】本発明は、半導体駆動素子を用いた液晶表示素子を、従来の電圧変調方式ではなく、パルス幅またはパルス数による変調方式で駆動するものであるため、従来の駆動方法のように多段階の電圧レベルの駆動信号を用いることなく、上記液晶表示素子に多階調の階調表示を行なわせることができる。

【図面の簡単な説明】

【図1】第1の発明の一実施例を示す、走査信号とデータ信号及び駆動素子の信号入力端と対向電極との間に印加される電圧の波形図。

【図2】駆動素子に印加するデータ信号のパルス幅を選

択期間の0/10（無パルス）としたときの、能動素子の入力端と対向電極との間に印加される電圧と、画素電極と対向電極との間に印加される電圧の波形図。

【図3】能動素子に印加するデータ信号のパルス幅を選択期間の2/10としたときの、能動素子の入力端と対向電極との間に印加される電圧と、画素電極と対向電極との間に印加される電圧の波形図。

【図4】能動素子に印加するデータ信号のパルス幅を選択期間の10/10としたときの、能動素子の入力端と対向電極との間に印加される電圧と、画素電極と対向電極との間に印加される電圧の波形図。

【図5】図3の波形の変形例を示す図。

【図6】図3の波形の他の変形例を示す図。

【図7】液晶表示素子の一部分の平面図。

【図8】液晶表示素子の1つの画素表示要素の等価回路図。

【図9】能動素子であるダイオードリングとMIMの電流-電圧特性図。

【図10】ダイオードリングを能動素子とする液晶表示素子の印加電圧に対する画素容量への充電特性図。

【図11】第2の発明の一実施例を示す、走査信号とデータ信号及び能動素子の信号入力端と対向電極との間に

印加される電圧の波形図。

【図12】能動素子に印加するデータ信号のパルス数を0としたときの、能動素子の入力端と対向電極との間に印加される電圧と、画素電極と対向電極との間に印加される電圧の波形図。

【図13】能動素子に印加するデータ信号のパルス数を2としたときの、能動素子の入力端と対向電極との間に印加される電圧と、画素電極と対向電極との間に印加される電圧の波形図。

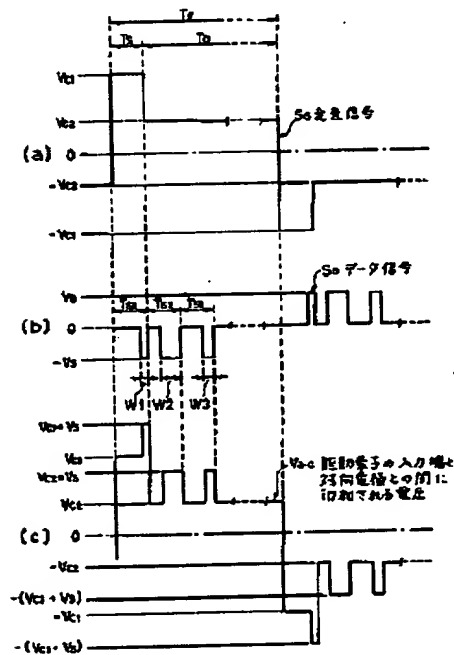
【図14】能動素子に印加するデータ信号のパルス数を大許容パルス数 $n$ としたときの、能動素子の入力端と対向電極との間に印加される電圧と、画素電極と対向電極との間に印加される電圧の波形図。

【図15】図14の（b）に示した電圧の立ち上がり状態の拡大図。

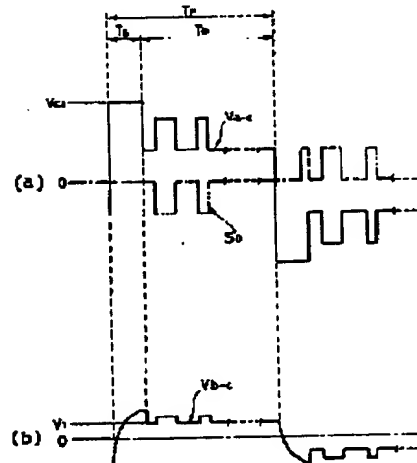
【符号の説明】

1…画素電極、2…能動素子、3…信号線、4…対向電極、 $T_1$ …選択期間、 $T_2$ …非選択期間、 $S_1$ …走査信号、 $A_1$ …データ信号、 $V_{a-c}$ …能動素子の入力端と対向電極との間に印加される電圧、 $V_{b-c}$ …画素電極と対向電極との間に印加される電圧。

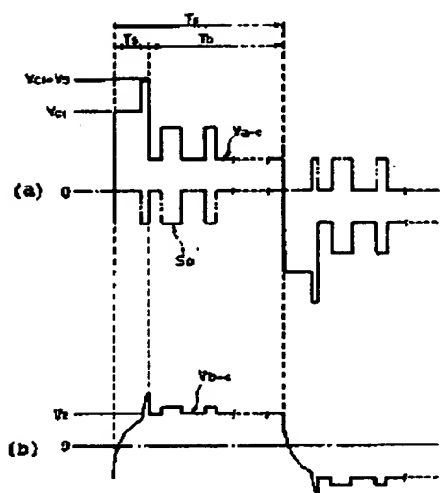
【図1】



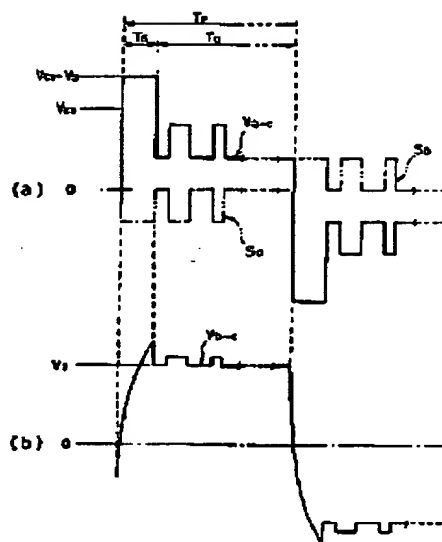
【図2】



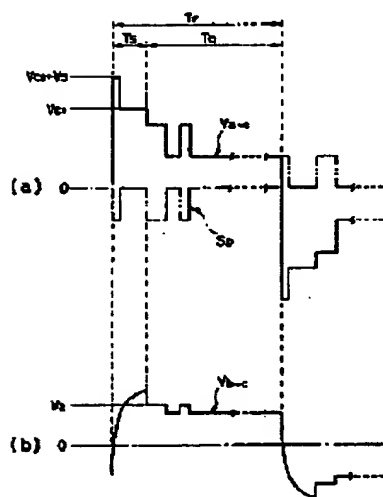
【圖 3】



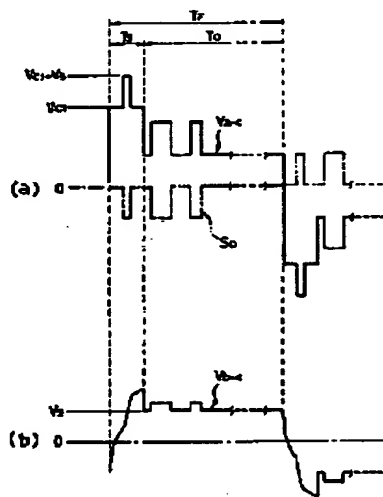
【图4】



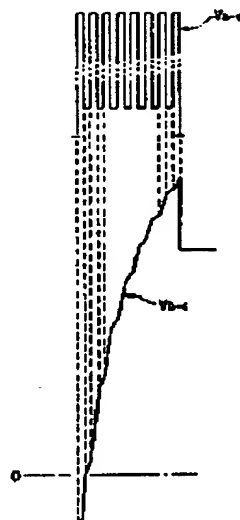
【圖 5】



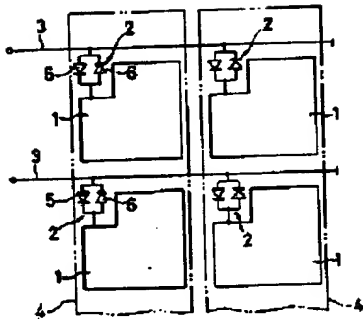
【圖6】



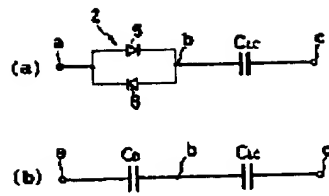
【例 15】



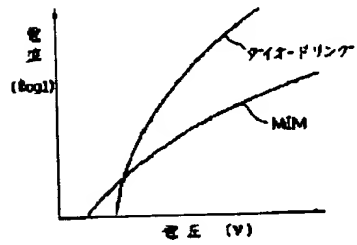
【図7】



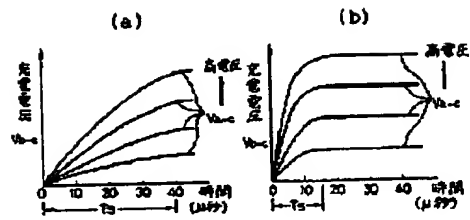
【図8】



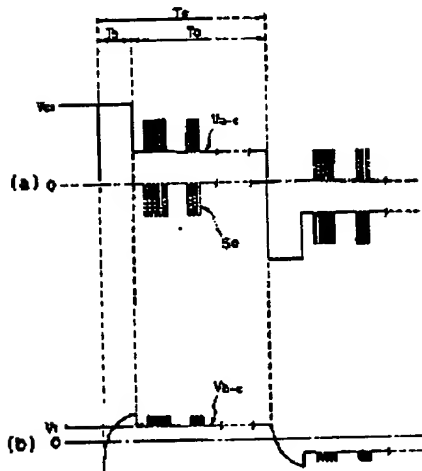
【図9】



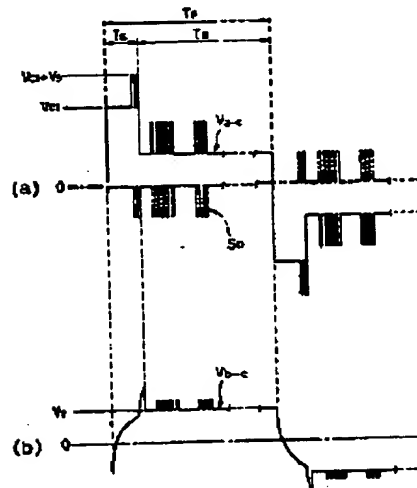
【図10】



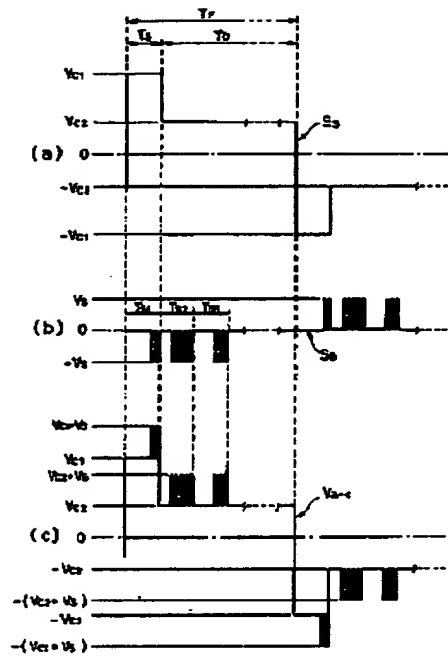
【図12】



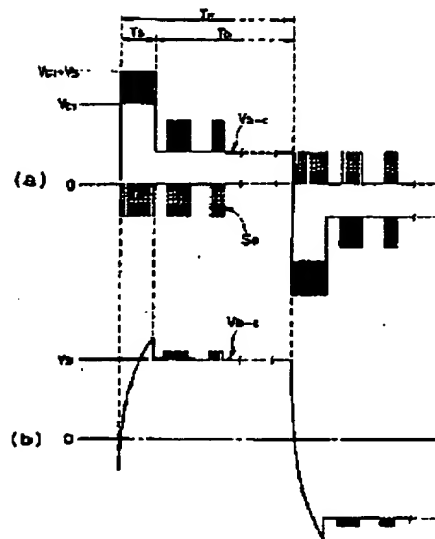
【図13】



【図11】



【図14】



**THIS PAGE BLANK (USPTO)**